

### **Active driving circuit of display plate**

**Patent number:** CN1312535  
**Publication date:** 2001-09-12  
**Inventor:** HAK-SU KIM (KR); WANG-KYONG KWON (KR); YONG-SUN RA (KR)  
**Applicant:** LG ELECTRONICS INC (KR)  
**Classification:**  
- international: G09G3/32; G09G3/32; (IPC1-7): G09G3/20; G02F11/36  
- european: G09G3/32A  
**Application number:** CN20011009113 20010306  
**Priority number(s):** KR20000011056 20000306

**Also published as:**

- EP1132882 (A2)  
US6535185 (B2)  
US2001019327 (A1)  
KR20010087002 (A)  
EP1132882 (A3)

[more >>](#)

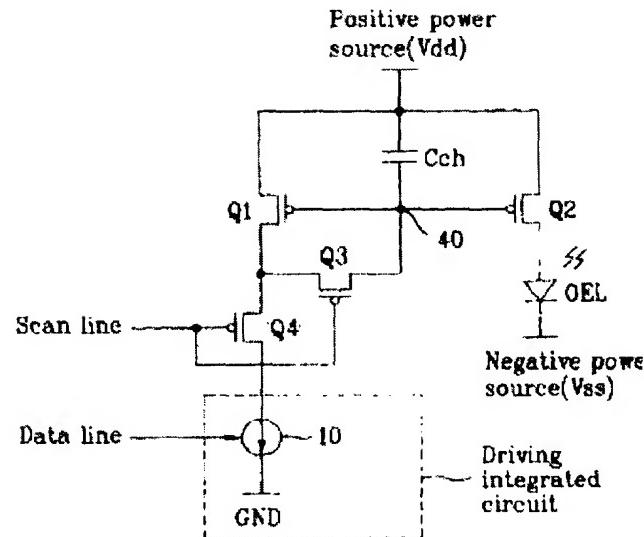
**Report a data error here**

Abstract not available for CN1312535

Abstract of correspondent: EP1132882

An active driving circuit for a display panel includes first to fourth transistors, a capacitor, a constant current source, and a capacitor. The first transistor is connected with a positive power source. The second transistor has a common gate terminal together with the first transistor and a mirror circuit against the first transistor. Also, the second transistor is turned on by a common gate signal applied to the common gate terminal to supply the positive power source to a display device. The third transistor sets a saturated threshold voltage for the common gate terminal by allowing the first transistor and the second transistor to constitute a mirror circuit against each other in accordance with a scan line signal. The constant current source supplies a current with a ground one side and controlled by a gray signal of a data line. The fourth transistor sets the common gate voltage corresponding to the controlled current of the constant current source by the scan line signal. The capacitor accumulates charges corresponding to the difference between the positive power source and the common gate voltage.

FIG. 2A



Data supplied from the [esp@cenet](mailto:esp@cenet) database - Worldwide

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

G09G 3/20

G02F 1/136

## [12] 发明专利申请公开说明书

[21] 申请号 01109113.4

[43] 公开日 2001年9月12日

[11] 公开号 CN 1312535A

[22] 申请日 2001.3.6 [21] 申请号 01109113.4

[30] 优先权

[32] 2000.3.6 [33] KR [31] 11056/2000

[71] 申请人 LG 电子株式会社

地址 韩国汉城

[72] 发明人 金学洙 权五敬 罗永宣

[74] 专利代理机构 中原信达知识产权代理有限责任公司

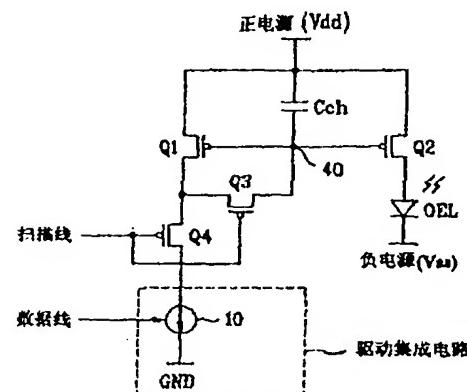
代理人 余 廉 李 辉

权利要求书 2 页 说明书 12 页 附图页数 3 页

[54] 发明名称 显示板的有源驱动电路

[57] 摘要

一种显示板有源驱动电路，包括：第一晶体管，与正电源连接；第二晶体管，具有与第一晶体管公共的栅极端子，并与其构成镜像电路，由公共栅极信号导通，以将正电源提供到显示器件；第三晶体管，通过使第一和第二晶体管构成镜像电路来设置饱和阈值电压；恒流源，利用接地的一侧提供电流，并且由灰度信号控制；第四晶体管，提供对应于恒流源的受控电流的公共栅极电压；电容器，累积对应于正电源与公共栅极电压之差的电荷。



ISSN 1008-4274

## 权 利 要 求 书

1. 一种显示板有源驱动电路，包括：

第一晶体管，与正电源连接；

第二晶体管，具有与第一晶体管公共的栅极端子，并与第一晶体管构成镜像电路，由施加到公共栅极端子的公共栅极信号导通，以将正电源提供到显示器件；

第三晶体管，用于在其被一扫描线信号导通时，通过使第一晶体管和第二晶体管相互构成镜像电路，来设置公共栅极端子的饱和阈值电压；

恒流源，用于利用接地的一侧提供电流，并且由一数据线上的灰度信号控制；

第四晶体管，在第三晶体管之后由该扫描线信号导通，用于提供对应于恒流源的受控电流的公共栅极电压；以及

电容器，用于累积对应于正电源与公共栅极电压之差的电荷。

2. 根据权利要求 1 的显示板有源驱动电路，进一步包括一起动部分，连接在有源驱动电路和显示器件之间，用于初始地向显示器件提供一恒定电流。

3. 根据权利要求 1 的显示板有源驱动电路，进一步包括一二极管，用于保护电压，其连接在有源驱动电路和显示器件之间，以便防止显示器件的阳极电压下降到一恒定电压以下。

4. 根据权利要求 1 的显示板有源驱动电路，其中第一到第四晶体管是 PMOS 或 NMOS 晶体管。

5. 根据权利要求 1 的显示板有源驱动电路，进一步包括一负电源，与显示器件的阴极相连，用于控制显示器件的发光强度。

01·003·06

6. 根据权利要求 1 的显示板有源驱动电路，其中显示器件是有源矩阵有机电致发光（AMOEL）器件。

5 7. 根据权利要求 1 的显示板有源驱动电路，其中第一晶体管的宽度/长度与第二晶体管的宽度/长度之间的比率与提供给显示器件的电流与恒流源的受控电流之间的比率成比例。

10 8. 根据权利要求 1 的显示板有源驱动电路，其中当第三晶体管和第四晶体管被扫描线信号截止时，第一晶体管不作为第二晶体管的镜像电路操作。

9. 根据权利要求 1 的显示板有源驱动电路，其中恒流源包含在一驱动集成电路中。

01·03·06

## 说 明 书

### 显示板的有源驱动电路

5

本发明涉及显示板的有源驱动电路。

近来，平板显示器领域正在迅速发展。基于液晶显示器（LCD）发展起来的平板显示装置已经领先于显示器领域中使用了几十年之久的阴极射线管（CRT）。

10

最近已经开发出了各种显示装置，例如等离子体显示板（PDP），可视荧光显示器（VFD），场致发射显示器（FED），发光二极管（LED），和电致发光（EL）。

15

上述显示装置的驱动方法被分为无源驱动方法和有源驱动方法。无源驱动方法基于一简单矩阵，而有源驱动方法基于薄膜晶体管（TFT）LCD。

20

但是，简单矩阵显示装置由扫描驱动方法驱动，而可以用于驱动该显示装置的扫描时间是有限的。为了获得希望的亮度，需要有高的电压。这对显示装置的寿命造成不利的影响。

25

用于 TFT-LCD 的驱动电路将数据线信号和扫描线信号施加到在栅极线和数据线的交叉点处设置有驱动电路的液晶板，从而驱动每个像素。

30

每个像素包括：多个 TFT，一存储电容器，和一显示器件。多个 TFT 同扫描线和数据线相连。存储电容器和显示器件分别并行地与 TFT 的公共端子连接。

# 01·03·06

晶体管用于根据从扫描线和数据线施加的信号执行切换和驱动功能，使得电压被存储在电容器中，并由所存储的电压驱动显示器件。

下面将参照附图对上述显示板的有源驱动电路进行说明。

5

图 1 是基于两个有源器件的现有技术显示板有源驱动电路的示意图。

如图 1 所示，在每个像素中设置两个有源器件，PMOS 晶体管 Q2

10 和 Q3。

同时，通过数据线将恒定正电压施加到 PMOS 晶体管 Q3。在将数据线的电压施加到驱动电路中的电荷存储电容器 Cch 和 PMOS 晶体管 Q2 时，扫描线控制起开关作用的 PMOS 晶体管 Q3。

15

更具体地说，现有技术驱动电路包括一与正电源 Vdd 连接的 PMOS 晶体管 Q2，电荷存储电容器 Cch，和诸如光电致发光（OEL）的显示器件，从而直接驱动 OEL。电荷存储电容器 Cch 连接到正电源 Vdd。

20

同时，OEL 的阳极与驱动 PMOS 晶体管 Q2 连接，其阴极与负电源 Vss 连接。

下面对上述现有技术显示板有源驱动电路的操作进行说明。

25

如果从数据线施加一灰度电压（gray voltage），通过开关 PMOS 晶体管 Q3 将该灰度电压输入到电荷存储电容器 Cch 和驱动 PMOS 晶体管 Q2 的控制端子，即栅极。

30

通过该驱动 PMOS 晶体管 Q2 将对应于电容器 Cch 的正电压的电

01-003-06

流提供到 OEL。OEL 的亮度由数据线信号控制。

同时，该开关 PMOS 晶体管 Q3 由扫描线信号控制。

如上所述，每个像素的亮度由来自数据线的电压控制。各个像素共同构成一个屏幕。

但是，现有技术显示板驱动电路具有以下问题。

首先，如果该驱动 PMOS 晶体管的阈值电压发生偏差，则很难有效地解决该偏差。而且，即使可以控制该偏差，也应该对偏差进行详细的测量以加以补偿。

此外，如果在电荷存储电容器中发生偏差，会产生问题是难于解决该偏差。

为了解决上述问题，本发明的一个目的是提供一种显示板的有源驱动电路，其中的阈值电压的偏差可被自动补偿。

本发明的另一个目的是提供一种显示板的有源驱动电路，可以使其中的用于驱动显示板的晶体管的阈值电压偏差降至最小。

本发明的另一个目的是提供一种显示板的有源驱动电路，其中的显示器件可以稳定地操作。

为了实现上述目的，根据本发明一个方面的显示板有源驱动电路包括：与正电源连接的第一晶体管和与第一晶体管共同构成镜像电路的第二晶体管。第二晶体管具有与第一晶体管公共的栅极端子，并且由施加到该公共栅极端子的公共栅极信号导通，以将正电源提供到一显示器件。

根据本发明的显示板有源驱动电路进一步包括：第三晶体管，恒流源，电容器，和第四晶体管。第三晶体管利用一扫描线信号让第一晶体管起着二极管的作用，从而设置公共栅极端子的饱和阈值电压。恒流源利用接地一侧提供电流，并由数据线上的灰度信号控制。第四晶体管在第三晶体管之后由扫描线信号导通，并利用扫描线信号控制对应于恒流源的受控电流的公共栅极端子的电压。电容器累积对应于正电源和公共栅极电压之间差值的电荷。

在本发明的优选实施例中，第一和第二晶体管，当其被导通时，构成镜像电路，从而补偿阈值电压的偏差。电容器根据正电源和镜像电路的特性均匀地累积电荷。

恒流源利用电流编程模式（current programming mode）提供由灰度信号控制的电流，以在公共栅极端子产生电压差。

以恒定比率不同地制造构成镜像电路的各个晶体管，从而控制施加到显示器件的驱动电流。

为了获得快速响应时间和改进的亮度，初始将一恒定电流值施加到显示器件，并使用一电压控制装置，以不使显示器件的阳极电压降至一恒定电压以下。

另外提供一个包括用于控制电流的恒流源的驱动集成电路，以便补偿晶体管中产生的阈值电压的偏差。

应理解，上述一般性说明和以下的详细说明都是示例性和解释性的，是为了对本发明权利要求提供进一步的解释。

本发明的其它目的，特性和优点可以从以下参照附图对实施例的

01·03·06

5 详细描述中变得更加明了，其中：

图 1 是显示基于两个有源器件的现有技术显示板驱动电路的电路图；

图 2A 是显示根据本发明第一实施例的基于四个有源器件的显示板驱动电路的电路图；

图 2B 是显示当图 2A 的第三 PMOS 晶体管被导通时的有源驱动电路的示意图；

图 2C 是显示当图 2A 的第三 PMOS 晶体管和第四 PMOS 晶体管被导通时的有源驱动电路的示意图；

图 2D 是显示当图 2A 的第三 PMOS 晶体管和第四 PMOS 晶体管被截止时的有源驱动电路的示意图；

图 3 是显示根据本发明第二实施例的基于四个有源器件的驱动电路的电路图；

图 4 是显示根据本发明第三实施例的基于四个有源器件的驱动电路的电路图。

15 下面参照附图对根据本发明的显示板有源驱动电路的优选实施例进行详细说明。

20 图 2A 是显示根据本发明第一实施例的基于四个有源器件的显示板驱动电路的电路图。

25 参见图 2A，该驱动电路包括：正电源 Vdd，电容器 Cch，第一至第四 PMOS 晶体管 Q1，Q2，Q3，Q4，OEL，恒流源，以及负电源 Vss。

30 第一 PMOS 晶体管 Q1 包括与正电源 Vdd 相连的第一信号端子（源极），栅极，和第二信号端子（漏极）。

35 第二 PMOS 晶体管 Q2 包括与第一 PMOS 晶体管 Q1 的栅极相连

01·03·06

的栅极，与正电源 Vdd 相连的第一信号端子（源极），和与 OEL 相连的第二信号端子（漏极）。

5 第二 PMOS 晶体管 Q2 包括与第一 PMOS 晶体管 Q1 共同构成的镜像电路，并由施加到其栅极的公共栅极信号导通，使得正电源 Vdd 被提供到 OEL。

10 第三 PMOS 晶体管 Q3 包括与第一 PMOS 晶体管 Q1 的第二信号端子相连的第一信号端子，与第一和第二 PMOS 晶体管 Q1 和 Q2 的栅极相连的第二信号端子，和与扫描线相连的栅极。

15 当第三 PMOS 晶体管 Q3 被扫描线信号（低信号）导通时，第一 PMOS 晶体管 Q1 作为二极管操作。因此，为第一和第二 PMOS 晶体管 Q1 和 Q2 的公共栅极端子设置了饱和阈值电压 Vth.Sat.。此时，通过从正电源 Vdd 的电压减去第一 PMOS 晶体管 Q1 的栅极和源极之间的电压值 Vgs 得到饱和阈值电压。同时，当第三 PMOS 晶体管 Q3 被扫描线信号（高信号）截止时，第一 PMOS 晶体管 Q1 不再起镜像电路作用。因此，电容器 Cch 和第二 PMOS 晶体管 Q2 仅驱动 OEL。

20

恒流源 10 具有第一接地端子和与第一端子相反的第二端子。恒流源 10 提供由数据线上的灰度信号控制的电流。即，恒流源 10 用于设置一电压值，用以控制电容器 Cch 中累积的电荷量，以便设置该灰度信号。

25

第四 PMOS 晶体管 Q4 包括与第一 PMOS 晶体管 Q1 的第二信号端子相连的第一信号端子，与恒流源 10 的第二端子相连的第二信号端子，和与扫描线相连的栅极。

30

在第三 PMOS 晶体管 Q3 导通之后的一定时间，第四 PMOS 晶体

# 01·03·06

5

管 Q4 也被扫描线信号（低信号）导通。因此，对于恒流源 10 的受控电流的公共栅极电压被施加到第一和第二 PMOS 晶体管 Q1 和 Q2 的栅极。同时，当第四 PMOS 晶体管 Q4 被扫描线信号（高信号）截止时，第一 PMOS 晶体管 Q1 不再起第二 PMOS 晶体管 Q2 的镜像电路的作用。

电容器 Cch 连接在正电源 Vdd 和第一，第二 PMOS 晶体管 Q1，Q1 的栅极之间。

10

同时，电容器 Cch 累积对应于正电源 Vdd 与施加到第一和第二 PMOS 晶体管 Q1 和 Q2 的栅极上的公共栅极电压之差的电荷。

下面对图 2A 的结构进行更详细地说明。

15

如上所述，电容器 Cch 与正电源连接，并且累积少量的电荷。同时，第一 PMOS 晶体管 Q1 和第二 PMOS 晶体管 Q2 相互构成镜像电路，并在它们由施加到公共栅极端子的公共栅极电压导通时，将正电源 Vdd 的电流施加到 OEL。

20

恒流源 10 利用来自数据线的灰度信号控制施加到第一和第二 PMOS 晶体管 Q1 和 Q2 的公共栅极端子的公共栅极电压的大小。

25

第三和第四 PMOS 晶体管 Q3 和 Q4 以恒定的时间间隔依次被来自扫描线的扫描信号导通。由恒流源 10 控制的电流确定第一和第二 PMOS 晶体管 Q1 和 Q2 的公共栅极端子 40 的电压。电容器 Cch 中累积的电荷取决于恒流源 10 的受控电流。

30

正电源 Vdd 与第一和第二 PMOS 晶体管 Q1 和 Q2 的源极端子相连。电容器 Cch 与正电源 Vdd 相连接，并且还与第一和第二 PMOS 晶体管 Q1 和 Q2 的公共栅极端子 40 相连接。

第二 PMOS 晶体管 Q2 与 OEL 的阳极相连，负电源 Vss 与 OEL 的阴极相连。

5 来自第三 PMOS 晶体管 Q3 的两个信号端子中的第一信号端子与公共栅极端子 40 和电容器 Cch 相连。

10 同时，第四 PMOS 晶体管 Q4 的第一信号端子与第一 PMOS 晶体管 Q1 的漏极相连，而其第二信号端子与包括恒流源的驱动集成电路相连。

15 包含在驱动集成电路中的恒流源 10 由电流编程模式控制，该模式通过数据线的灰度信号起着控制电流量的作用。

20 下面将参照图 2B 到 2D 对图 2A 中所示的有源驱动电路的操作进行说明。

25 图 2B 是显示当图 2A 的第三 PMOS 晶体管被导通时的有源驱动电路的示意图；图 2C 是显示当图 2A 的第三 PMOS 晶体管和第四 PMOS 晶体管被导通时的有源驱动电路的示意图；图 2D 是显示当图 2A 的第三 PMOS 晶体管和第四 PMOS 晶体管被截止时的有源驱动电路的示意图。

30 恒流源 10 根据数据线上的灰度信号控制恒定电流  $I_{set}$ ，并将受控电流提供到第一 PMOS 晶体管 Q1 和与第一 PMOS 晶体管 Q1 构成镜像电路的第二 PMOS 晶体管 Q2 的公共栅极端子 40。那么，在公共栅极端子 40 出现恒定电压差。换句话说，出现了对应于饱和栅极阈值电压和受控电流的栅极阈值电压之差的电压差。

35 同时，如果第三 PMOS 晶体管 Q3 被来自扫描线的低信号导通，

对应于正电源  $V_{dd}$  的正电流流向第一 PMOS 晶体管  $Q_1$ 。如图 2B 所示，第一 PMOS 晶体管  $Q_1$  作为二极管操作。因此，通过从正电源  $V_{dd}$  的电压中减去第一 PMOS 晶体管  $Q_1$  的源极-栅极电压值  $V_{gs}$  所得到的值被作为饱和栅极阈值电压施加到公共栅极端子 40。

5

随后，在第三 PMOS 晶体管  $Q_3$  之后，如果第四 PMOS 晶体管  $Q_4$  被扫描线信号（低信号）导通，如图 2C 所示，公共栅极端子 40 与恒流源 10 相连。公共栅极端子 40 的公共栅极阈值电压与恒流源 10 的受控电流成比例地变化。如果恒流源 10 的电流值受到控制，可以利用受控电流使饱和公共栅极端子电压变得低于原始电平值。因此，由图 2C 的电路设置公共栅极端子电压，该电压用于控制电容器的电荷量以设置希望的灰度信号。

10

如上所述，由于第一和第二 PMOS 晶体管  $Q_1$  和  $Q_2$  相互构成镜像电路，以与施加到第二 PMOS 晶体管  $Q_2$  的栅极端子的电压相同的方式，利用受控电流，使施加到第一 PMOS 晶体管  $Q_1$  的栅极端子的电压变得较低。

15

同时，由于第一 PMOS 晶体管  $Q_1$  的控制端子与第三 PMOS 晶体管  $Q_3$  的第二信号端子相连，第一 PMOS 晶体管  $Q_1$  作为二极管操作，公共栅极端子 40 的电压被均匀地保持。

20

25

因此，在电荷存储电容器  $C_{ch}$  中累积着对应于公共栅极端子 40 的电压与正电源  $V_{dd}$  的电压之差的电荷。此时，在电荷存储电容器  $C_{ch}$  中累积着根据第一和第二 PMOS 晶体管  $Q_1$  和  $Q_2$  的特性的电荷。

30

另一方面，如果从扫描线施加的信号转变为高态，第四 PMOS 晶体管  $Q_4$  和第三 PMOS 晶体管  $Q_3$  被截止。此时，图 2A 所示的电路转变为图 2D 所示的电路。即，仅有第二 PMOS 晶体管  $Q_2$  和电荷存储电容器  $C_{ch}$  用于驱动 OEL。

因此，第二 PMOS 晶体管 Q2 向 OEL 提供恒定电流，由所提供的电流使 OEL 发光。

5 最后，因为第二 PMOS 晶体管 Q2 具有与第一 PMOS 晶体管 Q1 相同的栅极阈值电压，因此可以均匀地保持 OEL 的亮度。换句话说，有可能防止由于不同的阈值电压（0.6V~0.8V）所导致的 OEL 的亮度变化。

10 同时，可以通过控制与 OEL 的阴极端子相连的负电源 Vss 的大小来控制 OEL 的亮度（光强度）。

下面将对本发明的其它实施例进行说明。

15 OEL 可以是有源矩阵有机电致发光（AMOEL）。AMOEL 以非常低的电流电平操作。因此，根据本发明的显示板有源驱动电路易于控制 AMOEL。

20 有可能通过控制第一和第二 PMOS 晶体管 Q1 和 Q2 的宽度/长度的比率来控制恒流源 10 的受控电流与 OEL 的电流的比率。

25 例如，当第一 PMOS 晶体管 Q1 与第二 PMOS 晶体管 Q2 的宽度/长度的比率被设置为 10: 1 时，如果恒流源 10 的受控电流具有 10nA 的大小，可以将 OEL 的电流大小设置为 1nA。可替换地，可以将第一 PMOS 晶体管 Q1 与第二 PMOS 晶体管 Q2 的宽度/长度设置为各种比率。在这种情况下，恒流源 10 与 OEL 的电流比率取决于宽度/长度而变化。

30 图 3 是根据本发明第二实施例的基于四个有源器件的驱动电路的电路图。

参见图 3，为了获得 OEL 的快速响应时间，另外提供一起动部分 (init part) 20 作为另一电流源，用于初始地向 OEL 提供一恒定电流。起动部分 20 可以改进使用非常低电流驱动 OEL 时的延迟的响应时间。

除了起动部分 20 以外的其它元件与图 2A 中的相同，因此省略其详细描述。

图 4 是显示根据本发明第三实施例的基于四个有源器件的驱动电路的电路图。

参见图 4，在 OEL 的阳极另外地提供一用于保护电压的二极管 30。二极管 30 并联连接在第二 PMOS 晶体管 Q2 和 OEL 之间。

当负电源 Vss 降低到低于地电压值时，二极管 30 用于防止 OEL 的阳极电压下降到地电压值以下。因此，避免了第一 PMOS 晶体管 Q1 的电压降，并且避免了第二 PMOS 晶体管 Q2 的误操作。

如上所述，根据本发明的显示板有源驱动电路具有以下优点。

首先，可利用数字信号控制 OEL 的电流量。换句话说，可容易地控制每个模式单元或电流电平的 OEL 电流量。

其次，由于使用电流来控制 OEL 的亮度，可容易地为 OEL 集成有源驱动电路。

第三，由于利用编程模式控制电流，可在驱动基于电流驱动模式的 OEL 时容易地控制非常小的电流电平。

01·003·06

最后，可通过初始将电流施加到基于电流驱动模式的 OEL 来改进 OEL 的响应和亮度特性。

5

上述实施例仅是示例性的，并不构成对本发明的限制。本发明可以容易地应用于其它类型的设备。本发明的描述是说明性的，并不是要限制权利要求的范围。本领域技术人员可以进行多种替换，修改和变型。

01·003·06  
说 明 书 附 图

图1  
现有技术

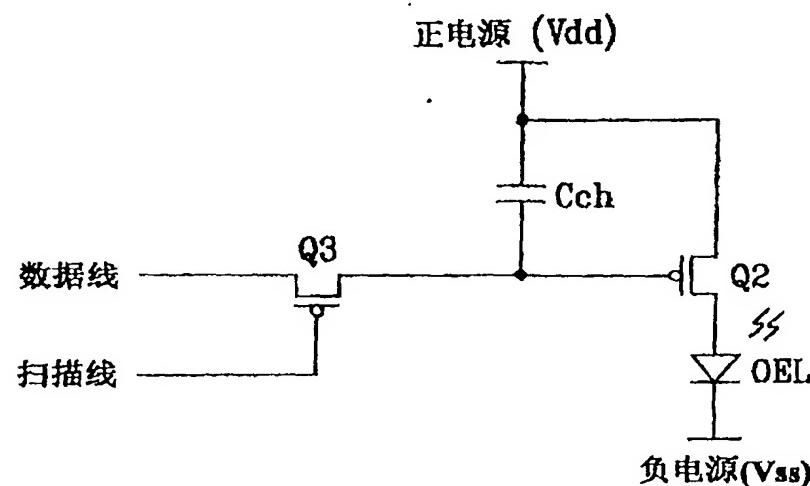
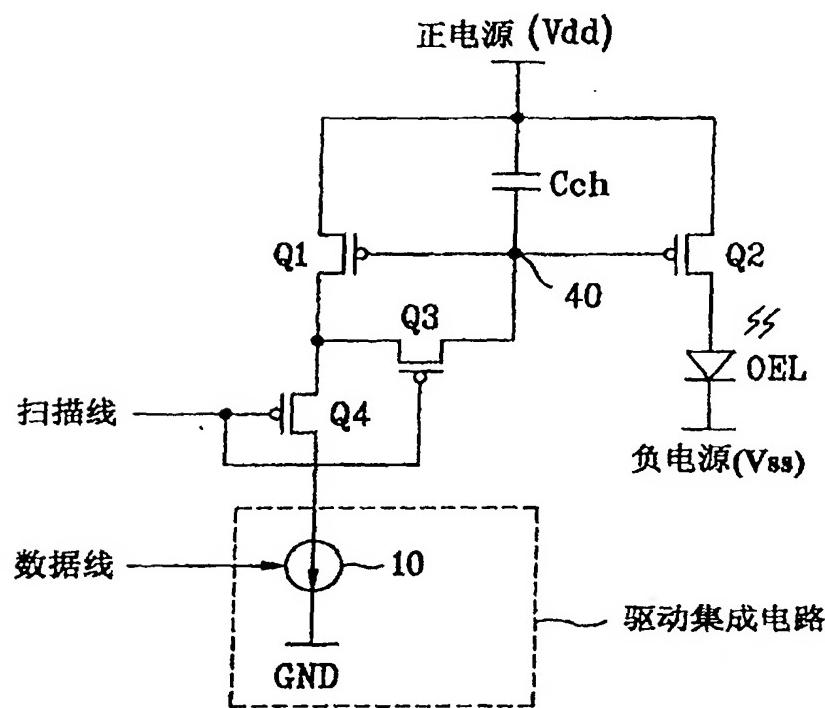


图2A



01·03·06

图2B

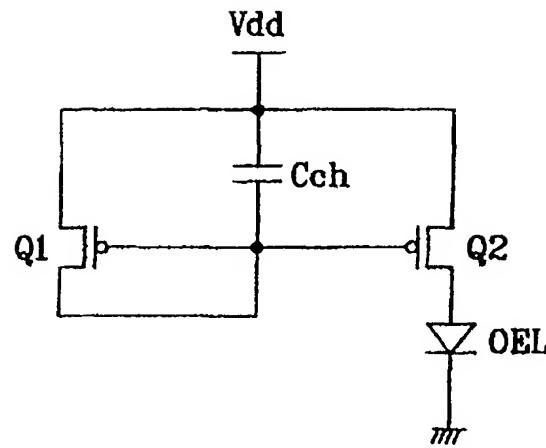


图2C

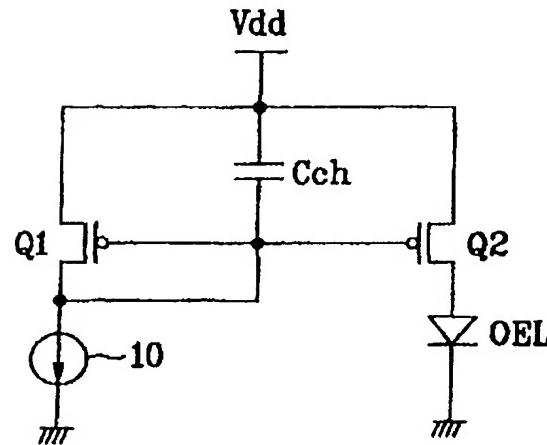
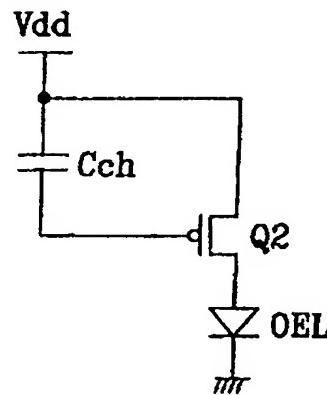


图2D



01-03-06

图3

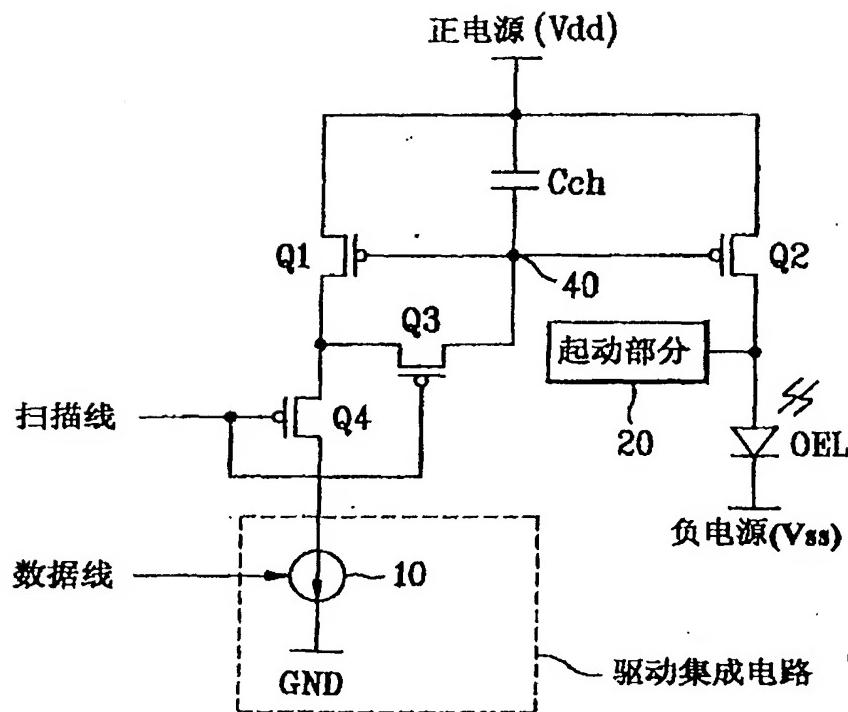


图4

